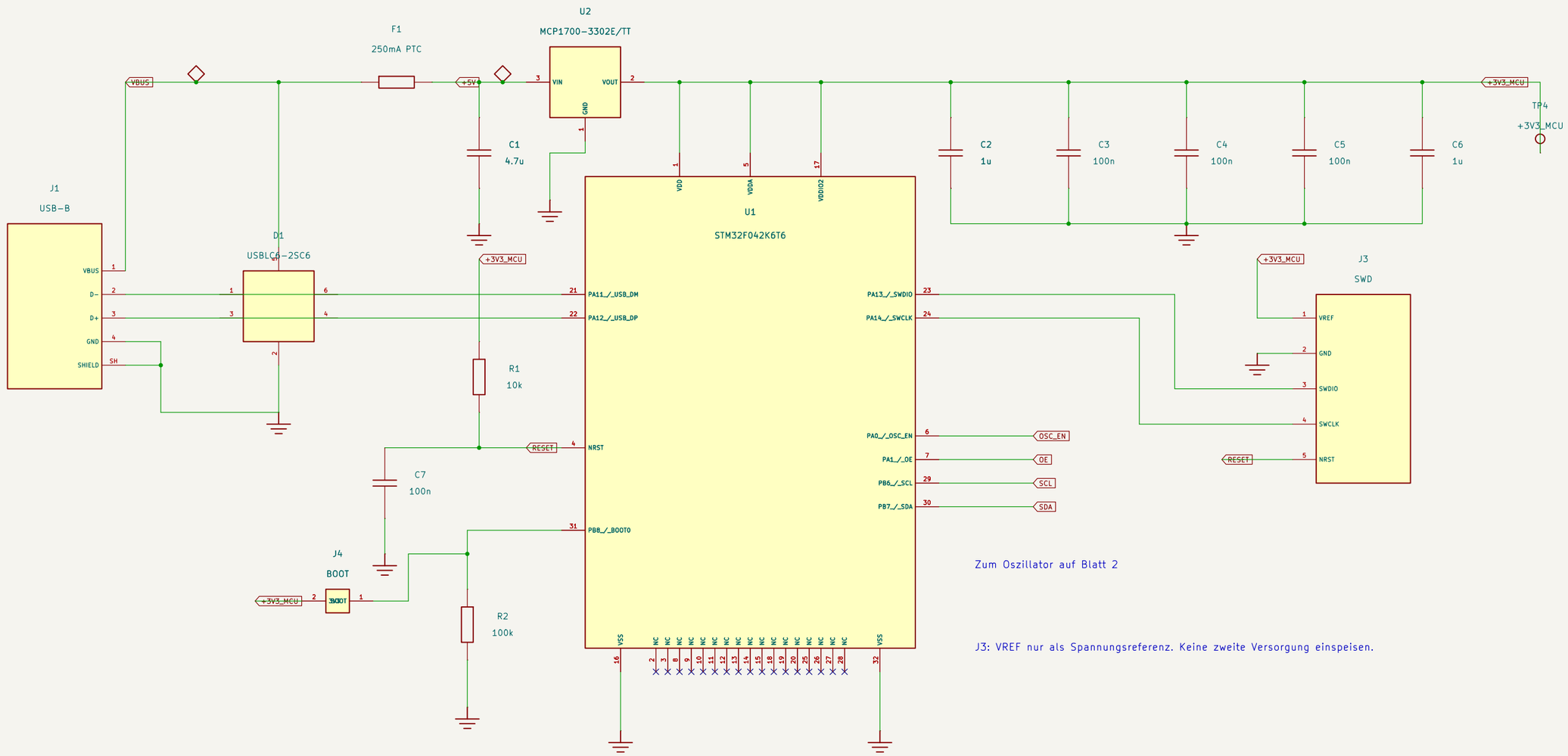
USB-STEUERUNG UND VERSORGUNG

R1 | 5 V USB-B | 200 mA nach USB-Konfiguration | STM32F042K6T6



Zum Oszillator auf Blatt 2

J3: VREF nur als Spannungsreferenz. Keine zweite Versorgung einspeisen.

J4 normal offen. Fuer USB-DFU vor Reset bruecken.

Oszillator und Pegelanpassung

File: oscillator.kicad_sch

H1	H2	H3	H4
M2.5	M2.5	M2.5	M2.5

4 x 2,7 mm, unplattiert / M2.5

Native USB-Firmware: OSC_EN und OE bleiben vor Enumeration und bei Suspend LOW.

Additional wired schematic; same connectivity as routed R1 board

DL7OLG

Sheet: /

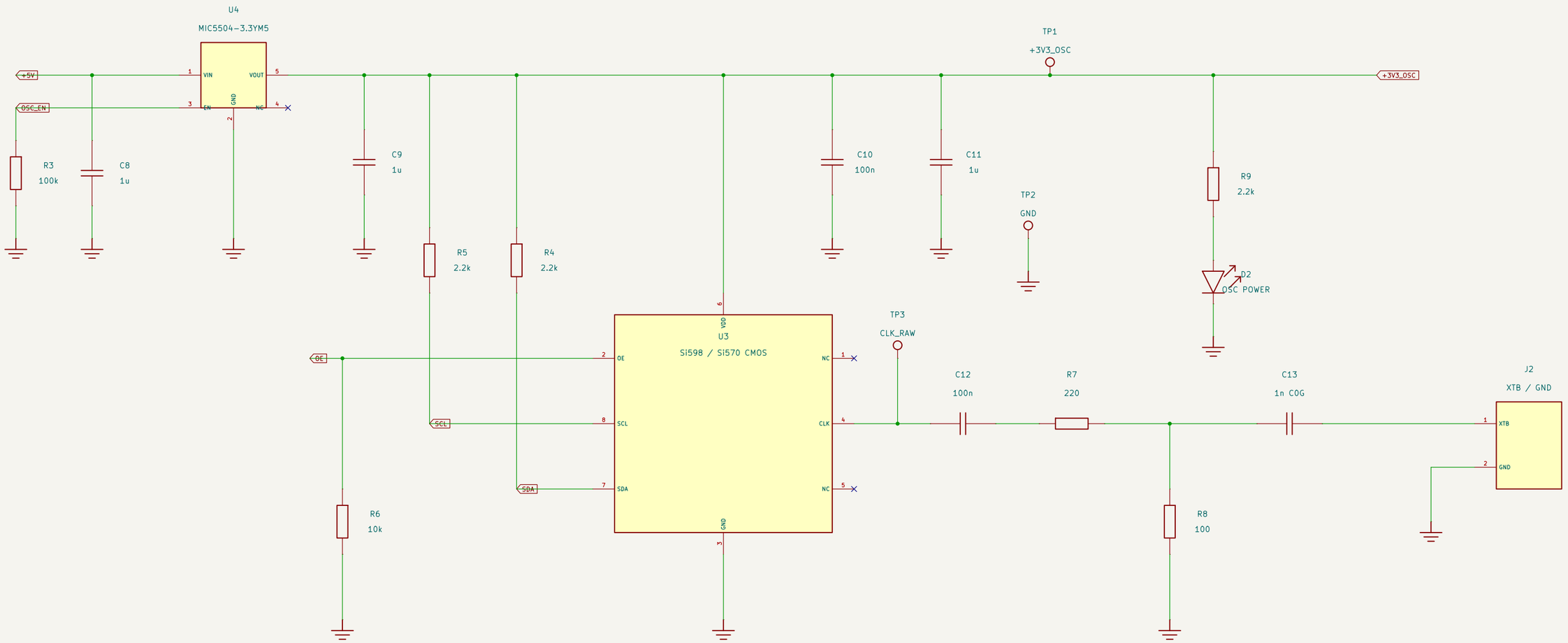
File: dl7olg-usb-clock-wired.kicad_sch

Title: DL7OLG USB Clock R1 – USB / MCU

Size: A3	Date: 2026-11-16	**Rev: R1**
KiCad E.D.A. 10.0.8		Id: 1/2

OSZILLATOR UND PEGELANPASSUNG

U3: 598PAC000141DG oder 570CAC000141DG | 3,3 V CMOS | OE aktiv HIGH | Werk 56,320 MHz



Pegel: 3,3 Vpp x 100 / (220 + 100) = ca. 1,03 Vpp ideal unbelastet.

J2.1 ueber kurzes Koax an SX1255 XTB / Pin 8, J2.2 an Masse. Alten Oszillator isolieren.

Kein 50-Ohm-Abschluss. Pegel und Ueberschwingen vor Anschluss am Prototyp pruefen.

TP3 ist der ungepegelte CMOS-Takt und darf nicht direkt an XTB angeschlossen werden.

D2 zeigt Versorgung, nicht Frequenz-Lock. I2C-Ruecklesung ersetzt keine Frequenzmessung.

Additional wired schematic; same connectivity as routed R1 board

DL7OLG

Sheet: /Oszillator und Pegelanpassung/
File: oscillator.kicad_sch

Title: DL7OLG USB Clock R1 – Oscillator / Output

Size: A3	Date: 2026-11-16	**Rev: R1**
KiCad E.D.A. 10.0.8		Id: 2/2